**说明书摘要**

本申请公开了一种。

**权利要求书**

1.一种短换流路径的叠层母排，用于三电平变流器，其特征在于，包括叠层母排组件和连接母排，所述叠层母排组件和所述连接母排之间配置有第一绝缘层，其中，

所述叠层母排组件配置有交流输入输出母排、直流负母排、直流零母排和直流正母排，

所述连接母排配置有电容组件、第一开关组件、第二开关组件、钳位二极管组件、第三开关组件和第四开关组件。

2.如权利要求1所述短换流路径的叠层母排，其特征在于，所述叠层母排组件还包括第二绝缘层、第三绝缘层和第四绝缘层，其中，所述交流输入输出母排、所述第二绝缘层、所述直流负母排、所述第三绝缘层、所述直流零母排、所述第四绝缘层、所述直流正母排沿第一方向依次叠压。

3.如权利要求2所述的短换流路径的叠层母排，其特征在于，所述连接母排邻接于所述直流正母排。

4.如权利要求3所述的短换流路径的叠层母排，其特征在于，所述电容组件、所述第一开关组件、所述第二开关组件、所述钳位二极管组件、所述第三开关组件、所述第四开关组件沿第二方向依次排开。

5.如权利要求4所述的短换流路径的叠层母排，其特征在于，所述第一开关组件包括并联的第一开关管和第一续流二极管，所述第二开关组件包括并联的第二开关管和第二续流二极管，所述第三开关组件包括并联的第三开关管和第三续流二极管，所述第四开关组件包括并联的第四开关管和第四续流二极管。

6.如权利要求5所述的短换流路径的叠层母排，其特征在于，所述第一开关管、所述第二开关管、所述第三开关管、所述第四开关管为绝缘栅双极型晶体管。

7. 如权利要求6所述的短换流路径的叠层母排，其特征在于，所述钳位二极管组件包括第一钳位二极管和第二钳位二极管，其中，所述第一钳位二极管与所述第二钳位二极管串联，所述第一钳位二极管与所述第二钳位二极管方向相同。

8.如权利要求7所述的短换流路径的叠层母排，其特征在于，所述第一开关组件和所述第二开关组件封装为第一模块，所述钳位二极管组件封装为第二模块，所述第三开关组件和所述第四开关组件封装为第三模块。

9.如权利要求8所述的短换流路径的叠层母排，其特征在于，所述连接母排配置有两组第一模块、两组第二模块、两组第三模块，其中两组所述第一模块并联，两组所述第二模块并联，两组所述第三模块并联。

10.一种储能变流器，其特征在于，包括权利要求1-9中任一项所述的短换流路径的叠层母排。

**说明书**

**短换流路径的叠层母排和储能变流器**

技术领域

本申请实施例涉及变流器领域，尤其涉及一种短换流路径的叠层母排和储能变流器。

背景技术

在NPC三电平的换流过程中，至少存在两种大换流回路。而大换流回路会带来较大的杂散电感，其中，杂散电感是指由电路中的导体如：连接导线、元件引线、元件本体等呈现出来的等效电感 。而杂散电感会使IGBT的集、射极之间产生较高的电压尖峰，从而造成较大的电磁干扰，甚至导致IGBT的损坏。

实用新型内容

本实用新型要解决的技术问题是为了克服现有技术中NPC三电平在换流过程中存在大换流回路带来的较大的杂散电感的缺陷，提供一种短换流路径的叠层母排和储能变流器。

本实用新型是通过下述技术方案来解决上述技术问题：

第一方面，本申请提供了一种短换流路径的叠层母排，用于三电平变流器，包括叠层母排组件和连接母排，所述叠层母排组件和所述连接母排之间配置有第一绝缘层，其中，

所述叠层母排组件配置有交流输入输出母排、直流负母排、直流零母排和直流正母排，

所述连接母排配置有电容组件、第一开关组件、第二开关组件、钳位二极管组件、第三开关组件和第四开关组件。

可选地，所述叠层母排组件还包括第二绝缘层、第三绝缘层和第四绝缘层，其中，所述交流输入输出母排、所述第二绝缘层、所述直流负母排、所述第三绝缘层、所述直流零母排、所述第四绝缘层、所述直流正母排沿第一方向依次叠压。

可选地，所述连接母排邻接于所述直流正母排。

可选地，所述电容组件、所述第一开关组件、所述第二开关组件、所述钳位二极管组件、所述第三开关组件、所述第四开关组件沿第二方向依次排开。

可选地，所述第一开关组件包括并联的第一开关管和第一续流二极管，所述第二开关组件包括并联的第二开关管和第二续流二极管，所述第三开关组件包括并联的第三开关管和第三续流二极管，所述第四开关组件包括并联的第四开关管和第四续流二极管。

可选地，所述第一开关管、所述第二开关管、所述第三开关管、所述第四开关管为绝缘栅双极型晶体管。

可选地，所述钳位二极管组件包括第一钳位二极管和第二钳位二极管，其中，所述第一钳位二极管与所述第二钳位二极管串联，所述第一钳位二极管与所述第二钳位二极管方向相同。

可选地，所述第一开关组件和所述第二开关组件封装为第一模块，所述钳位二极管组件封装为第二模块，所述第三开关组件和所述第四开关组件封装为第三模块。

可选地，所述连接母排配置有两组第一模块、两组第二模块、两组第三模块，其中两组所述第一模块并联，两组所述第二模块并联，两组所述第三模块并联。

第二方面，本申请提供了一种储能变流器，包括如上所述的短换流路径的叠层母排。

本实用新型的积极进步效果在于： 本申请提供的短换流路径的叠层母排和包含其的储能变流器，通过对叠层母排的结构进行合理布局，缩短了其在第二工作模式和第四工作模式下的换流回路，从而降低了杂散电感，进而避免了杂散电感对电子元器件造成较大的电磁干扰，甚至导致电子元器件的损坏。

附图说明

以下附图仅旨在于对本申请做示意性说明和解释，并不限定本申请的范围。

图1示出了根据本申请的实施例的NPC三电平电路拓扑的示意图；

图2示出了根据本申请的实施例的三电平变流器的工作模式；

图3示出了根据本申请的实施例的在不同工作模式下三电平NPC的换流回路；

图4示出了根据本申请实施例的叠层母排的布置图；

图5示出了根据本申请实施例的对照组的叠层母排的布置图。

附图标记说明：

叠层母排组件20

交流输入输出母排21

直流负母排22

直流零母排23

直流正母排24

连接母排30

电容母排40

功率单元母排50

电容组件61

第一电容组C1

第二电容组C2

第一开关组件62

第一开关管T1

第一续流二极管D1

第二开关组件63

第二开关管T2

第二续流二极管D2

钳位二极管组件64

第一钳位二极管D5

第一钳位二极管D6

第三开关组件65

第三开关管T3

第三续流二极管D3

第四开关组件66

第四开关管T4

第四续流二极管D4

第一模块901

第二模块902

第三模块902

第一方向T1

第二方向T2

具体实施方式

第一工作模式101

第二工作模式102

第三工作模式103

第四工作模式104

为了对本申请实施例的技术特征、目的和效果有更加清楚的理解，现对照附图说明本申请实施例的具体实施方式。

参照图1至图5，其中，图1示出了根据本申请的实施例的NPC三电平电路拓扑的示意图，图2示出了根据本申请的实施例的三电平整流器变流器的工作模式，图3示出了根据本申请的实施例的在不同工作模式下三电平NPC的换流路径回路，图4示出了根据本申请实施例的叠层母排的布置图，图5示出了根据本申请实施例的对照组的叠层母排的布置图。

图1中示出了NPC三电平电路拓扑的示意图。在NPC三相拓扑结构中，每相包括4只IGBT（T1,T2,T3,T4），4只续流二极管（D1,D2,D3,D4），2只钳位二极管（D5,D6），将 T1,T2,T3,T4的状态分别用1和0表示，其中，1表示开通，0表示关断。如图1中所示，直流侧采用C1和C2两组直流电容串联形成DC+、DC0和DC-三个电位。在图1中，T1、T2、T3和T4为可控型半导体开关器件，D1、D2、D3和D4为分别与T1、T2、T3和T4并联的续流二极管，D5和D6为中点钳位二极管，C1为上桥臂母线电容，C2为下桥臂母线电容，DC+为正直流电位，DC-为负直流电位，DC0为中点电位，AC为交流输入输出。T1、T2、T3、T4四个可控型半导体开关器件(及其续流二极管T1、T2、T3和T4)串联在DC+和DC-之间，串联可控型半导体开关器件的中点(T2和T3之间，图1中的AC点)为AC输出端。NP电位通过D5二极管连接到T1和T2之间(图1中的A点)，通过D6二极管连接到T3和T4之间(图1中的B点)。在T2导通时，D5将A点电位钳位到DC0；在T3导通时，D6将B点电位钳位到DC0。

如图2所示，根据输出电压和输出电流相位角的不同，三电平NPC拓扑的具有不同的工作模式。具体参考下表。

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| 工作模式 | 第一工作模式 | 第二工作模式 | 第三工作模式 | 第四工作模式 |
| Iout | 正 | 负 | 负 | 正 |
| Vout | 正 | 正 | 负 | 负 |

如上表所示，当Iout（输出电流）和Vout（输出电压）均为正值时，三电平NPC处于第一工作模式；当Iout（输出电流）为负值且Vout（输出电压）为正值时，三电平NPC处于第二工作模式；当Iout（输出电流）和Vout（输出电压）均为负值时，三电平NPC处于第三工作模式；当Iout（输出电流）为正值且Vout（输出电压）为负值时，三电平NPC处于第四工作模式。

现结合图1和图3，对三电平NPC拓扑在不同工作模式下的电流路径及换流回路进行分析。在第一工作模式下，当电压为正时，电流流过 T1,T2（如图1中的电流路径F1所示）；当电压为 0 时，电流流过 D5,T2（如图1中的电流路径F2所示），其换流回路如图3所示，在这个过程中，是 T1 和 D5 进行换流，因此有开关损耗的器件是 T1,D5，有导通损耗的器件是 T1,T2,D5。在第二工作模式下，电压为正时，电流流过D1,D2（如图1中的电流路径F3所示）；当电压为 0 时，电流流过 T3,D6（如图1中的电流路径F4所示），其换流回路如图3所示。由图3示出的第二工作模式下的换流回路可知，在第二工作模式下，换流的路径较长，经过的元器件较多，因此在第二工作模式中，是存在大换流路径的。同理分析第三工作模式和第四工作模式的工作换流过程。具体地，在第三工作模式下，电压为负时，电流流过 T3,T4（如图1中的电流路径F5所示），；当电压为 0 时，电流流过 D6,T3（如图1中的电流路径F6所示），其换流回路如图3所示。在这个过程中，是 T4 和 D6 进行换流，因此有开关损耗的器件是 T4,D6，有导通损耗的器件是T3,T4,D6。而在第四工作模式下，电压为负时，电流流过 D3,D4（如图1中的电流路径F7所示），当电压为 0 时，电流流过T2,D5（如图1中的电流路径F8所示），其换流回路如图3所示，。因此，由图3示出的第四工作模式下的换流回路可知，在第四工作模式下，换流的路径较长，经过的元器件较多，因此在第四工作模式中，是存在大换流回路的。

因此，三电平NPC拓在第二工作模式和第四工作模式下，是存在大换流电流的。 而大换流电流会带来较大的杂散电感，其中，杂散电感是指由电路中的导体如：连接导线、元件引线、元件本体等呈现出来的等效电感 。而杂散电感会使IGBT的集、射极之间产生较高的电压尖峰，从而造成较大的电磁干扰，甚至导致IGBT的损坏。

为了解决上述技术问题，本申请实施例提供了一种短换流路径的叠层母排和储能变流器。

实施例1

图4为本实施例的短换流路径的叠层母排布置图。如图4所示，本实施例的短换流路径的叠层母排包括叠层母排组件和连接母排，叠层母排组件和连接母排之间配置有第一绝缘层（图中未示出），其中，叠层母排组件配置有交流输入输出母排、直流负母排、直流零母排和直流正母排，连接母排配置有电容组件、第一开关组件、第二开关组件、钳位二极管组件、第三开关组件和第四开关组件。

具体地，叠层母排组件还包括第二绝缘层（图中未示出）、第三绝缘层（图中未示出）和第四绝缘层（图中未示出），其中，交流输入输出母排、第二绝缘层、直流负母排、第三绝缘层、直流零母排、第四绝缘层、直流正母排沿第一方向依次叠压。

其中，在一种可实现的实施方式中，第一绝缘层、第二绝缘层、第三绝缘层和第四绝缘层的材质为绝缘纸。

进一步地，如图4所示，连接母排邻接于所述直流正母排。即，交流输入输出母排、第二绝缘层、直流负母排、第三绝缘层、直流零母排、第四绝缘层、直流正母排、连接母排沿第一方向依次叠压。

进一步地，如图4所示，电容组件、第一开关组件、第二开关组件、钳位二极管组件、第三开关组件、第四开关组件沿第二方向依次排开。

具体地，第一开关组件包括并联的第一开关管和第一续流二极管，第二开关组件包括并联的第二开关管和第二续流二极管，第三开关组件包括并联的第三开关管和第三续流二极管，第四开关组件包括并联的第四开关管和第四续流二极管，具体可参考图1.

具体地，第一开关管、第二开关管、第三开关管、第四开关管为绝缘栅双极型晶体管，即IGBT。IGBT是由双极型三极管和绝缘栅型场效应管组成的复合全控型电压驱动式功率半导体器件, 兼有（Metal-Oxide-Semiconductor Field-Effect Transistor, MOSFET）金氧半场效晶体管的高输入阻抗和电力晶体管（Giant Transistor，GTR）的低导通压降两方面的优点。IGBT综合了GTR和MOSFET的优点，其具有输入阻抗大、驱动功率小、控制电路简单、开关损耗小、速度快即工作频率稿等特点。

如图4所示，钳位二极管组件包括第一钳位二极管和第二钳位二极管，其中，第一钳位二极管与第二钳位二极管串联，第一钳位二极管与第二钳位二极管方向相同，具体可参照图1。

进一步地，如图4所示，第一开关组件和第二开关组件封装为第一模块，钳位二极管组件封装为第二模块，第三开关组件和第四开关组件封装为第三模块。将第一开关组件和第二开关组件封装为第一模块，将钳位二极管组件封装为第二模块，将第三开关组件和第四开关组件封装为第三模块，封装的模块具有较高的可靠性，且便于安装与使用。

基于本实施例，在一种可实现的实施方式中，连接母排配置有两组第一模块、两组第二模块、两组第三模块，其中两组第一模块并联，两组第二模块并联，两组第三模块并联。通过设置两组并联的第一模块、两组并联的第二模块和两组并联的第三模块，可以在运行能够承受更高的负载电流，进而可以应用于大功率的变流器。

在一种可实现的实施方式中，可将两组并联的第一模块封装为一个独立的单元，将两组并联的第二模块封装为一个独立的单元，将两组并联的第三模块封装为一个独立的单元。

图4示出了本实施例提供的短换流路径的叠层母排的布置图，其中图4的虚线表示其在第二工作模式下的换流回路。具体地，在第二工作模式下，电压为正时，电流流过D1,D2；当电压为 0 时，电流流过 T3,D6。因此，经过D1,D2,T3,D6,DC0,D1,DA+形成的换流回路如图4中的虚线部分所示。由图4可知，其大大缩短了第二工作模式下的换流回路的长度。为便于对比，以下将结合对照组的叠层母排予以说明。

图5为对照组的叠层母排的布置图。如图5所示，对照组的叠层母排包括由上到下依次排列的电容母排、交流输入输出母排、直流负母排、直流零母排、直流正母排和功率单元母排，其中电容母排安装有电容组件，功率单元母排配置有第一开关组件、第二开关组件、第三开关组件、第四开关组件和钳位二极管组件。其中，对照组的叠层母排的换流回路为：经过D1,D2,T3,D6,DC0,D1,DA+形成的换流回路，如图5中的虚线部分所示。将图5中的换流回路与图4中的换流回路对比可知，对照组的叠层母排在第二工作模式的换流回路的长度远远大于本实施例的叠层母排在第二工作模式的换流回路。

因此，本实施例的短换流路径的叠层母排，通过对叠层母排的结构的合理布置，缩短了换流回路，进而降低了杂散电感，进而避免了IGBT等其他元器件的损坏

实施例2

实施例2位一种储能变流器，包括如上所述的短换流路径的叠层母排。

本实施例提供的储能变流器可实现前述短换流路径的叠层母排相应的功能，并具有相应的的有益效果，在此不再赘述。

应当理解，虽然本说明书是按照各个实施例描述的，但并非每个实施例仅包含一个独立的技术方案，说明书的这种叙述方式仅仅是为清楚起见，本领域技术人员应当将说明书作为一个整体，各实施例中的技术方案也可以经适当组合，形成本领域技术人员可以理解的其他实施方式。

以上所述仅为本申请实施例示意性的具体实施方式，并非用以限定本申请实施例的范围。任何本领域的技术人员，在不脱离本申请实施例的构思和原则的前提下所作的等同变化、修改与结合，均应属于本申请实施例保护的范围。